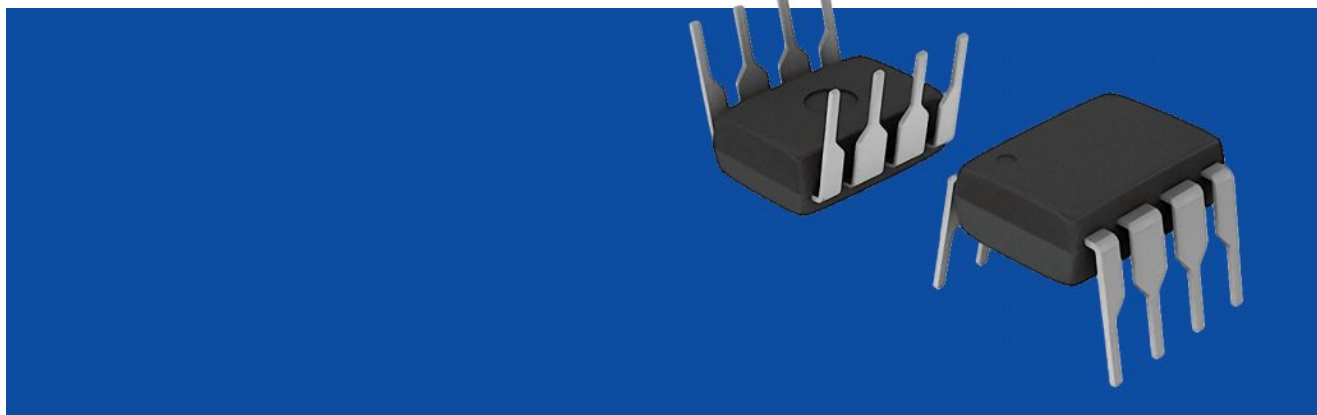


СХЕМА ВЫСОКОСКОРОСТНОГО МЯГКОГО СТАРТА, ВСТРАИВАЕМАЯ В DC/DC-ПРЕОБРАЗОВАТЕЛЬ



В статье представлена полностью встроенная в понижающий DC/DC-преобразователь схема мягкого старта. Обладая малым временным интервалом, она состоит из двух секций: схема подавления перерегулирования и схема подавления выбросов тока при включении. Схема подавления перерегулирования создана для управления по входу усилителя ошибки, чтобы задать пошаговый рост ограничения выходного напряжения без использования внешнего конденсатора. В схеме подавления выбросов тока применяется тактовый сигнал с изменяющейся частотой для повышения скважности тактирования всей системы. DC/DC-преобразователь с предложенной схемой мягкого старта был изготовлен с использованием стандартной 0,13-мкм CMOS-технологии. Практические результаты показали, что данный преобразователь дает время мягкого старта в 50 мкс. Ток индуктивности и выходное напряжение растут плавно во всем диапазоне нагрузок.

Введение

В последнее время импульсные источники питания широко применяются в портативных электронных системах (устройствах) благодаря их высокой производительности, стабильности и динамическим характеристикам. Стандартная блок-схема понижающего DC/DC-преобразователя, управляемого током, представлена на рис. 1.

Корректирующая цепь преобразует сигнал ошибки в изменение скважности сигнала, который управляет переключающим элементом. Проблема заключается в том, что в начале запуска преобразователя переходная характеристика усилителя ошибки неустойчива, а это заставляет преобразователь работать на импульсах 100%-ной скважности. Данная ситуация вызывает рост тока на катушке индуктивности выше номинального значения и, как следствие, появление выбросов тока. Данное повышенное значение тока будет

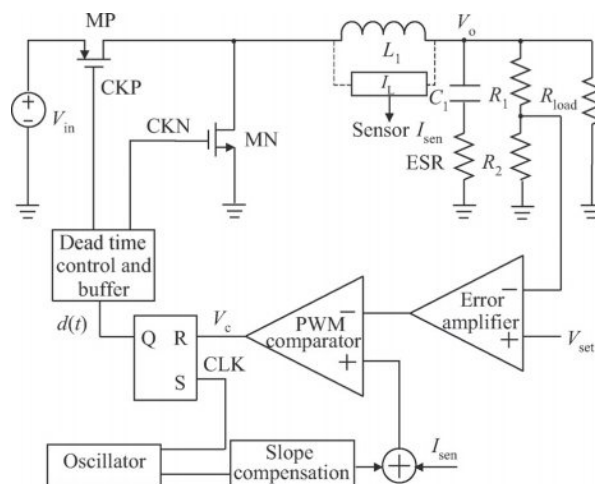


Рис. 1. Стандартная схема понижающего DC/DC-преобразователя

сохраняться в течение небольшого временного интервала, так как ток катушки не может измениться моментально. В результате может возникнуть резкий скачок выходного напряжения, превышающий свое стандартное значение. Электронная система может быть повреждена во время запуска всплеском тока и напряжения. Для ликвидации данного явления требуется цепь мягкого старта.

Наиболее стандартный метод задания плавного роста выходного напряжения — использование внешнего конденсатора C_{soft} . Выход усилителя ошибки или опорное напряжение V_{set} растут постепенно, когда C_{soft} заряжен линейно. Время мягкого старта преобразователя зависит от емкости

C_{soft} и тока его зарядки. Этот метод имеет простой принцип и может быть легко реализован, однако используемый конденсатор обычно обладает слишком большими габаритами для установки на плату. Другой метод ограничения выходного напряжения основан на тактируемой цепи мягкого старта, которая может точно контролировать время запуска. Оба эти метода разработаны для контроля напряжения на выходе преобразователя. Вдобавок, метод снижения всплесков тока определяет ток индуктивности и сравнивает его значение с установившимся значением постоянного тока на выходе преобразователя. Учитывая, что значение ограничиваемого тока обычно выше максимального рабочего, то в фазе мягкого старта используется кусочно-ограниченный (или порционно-ограниченный) ток. Однако в оценке изменения выходных параметров используется компаратор, поэтому данный метод не подходит для преобразователей, которые не имеют функции ограничения выходного тока.

В данной статье предлагается схема с простым цифроаналоговым преобразователем и изменяющейся минимальной скважностью импульсов для подавления всплесков напряжения и тока на выходе преобразователей с варьируемым выходным напряжением.

Схема мягкого старта

Представленная схема мягкого старта основана на принципе традиционного управляемого током преобразователя. Схема состоит из двух частей: подавления повышенного напряжения и подавления всплеска тока.

В начале запуска напряжение V_{set} значительно превышает V_o , что делает усилитель ошибки неустойчивым. В таком случае он может повредить всю систему. Очевидно, что плавное повышение напряжения может формироваться сложением V_{set} со ступенчатым напряжением, что показано на рис. 2. Ступенчатое напряжение генерируется с помощью цифроаналогового преобразователя (D/A). Более того, из-за ми-

нимальной скважности, используемой в преобразователе, всплески тока будут генерироваться в первоначальной стадии. В данной статье предлагается варьируемая минимальная скважность для подавления всплесков тока.

Цепь защиты от перенапряжения

Как показано на рис. 2, разработанная схема подавления всплесков напряжения реализована внутренней цепью, которая обычно содержит три секции: ЦАП, цепь сопротивлений, и ОРА (Optical Parameter Amplifier, операционный усилитель). ОРА и цепь сопротивлений служат для задания соответствия варьируемого несущего напряжения с динамическим напряжением, являющимся характеристикой DC/DC-преобразователя. Выход ЦАП может быть представлен как:

$$V_a \left(\frac{Q_0}{2^7} + \frac{Q_1}{2^6} + \frac{Q_2}{2^5} + \frac{Q_3}{2^4} + \frac{Q_4}{2^3} + \frac{Q_5}{2^2} + \frac{Q_6}{2^1} \right)$$

Напряжение на выходе ЦАП растет постепенно, пока таймер считает цифровой сигнал от $7b'0000000$ до $7b'1000000$. Когда сигнал отсчитывается от $7b'0000000$ до $7b'1000000$, MOS-транзисторы M4 и M5 выключены, в то время как M6 и M7 включены для предотвращения уменьшения выходного напряжения ЦАП. Таким образом, на выходе ЦАП будет оставаться напряжение V_a . Данная структура делает возможным рост напряжения с ЦАП до стабильного установившегося значения.

Время мягкого старта определяется счетчиком, который контролирует ЦАП. Наименьшим оно будет в том случае, когда система использует сигнал максимальной скважности для ограничения тока. В свою очередь мягкий старт состоит из двух фаз. Если всплеска тока нет, то система будет работать, используя максимальную скважность до ограничения тока $I_{limited}$, а затем работать, используя $I_{limited}$ до тех пор, пока напряжение не достигнет установившегося значения. Рабочая стадия показана на рис. 3.

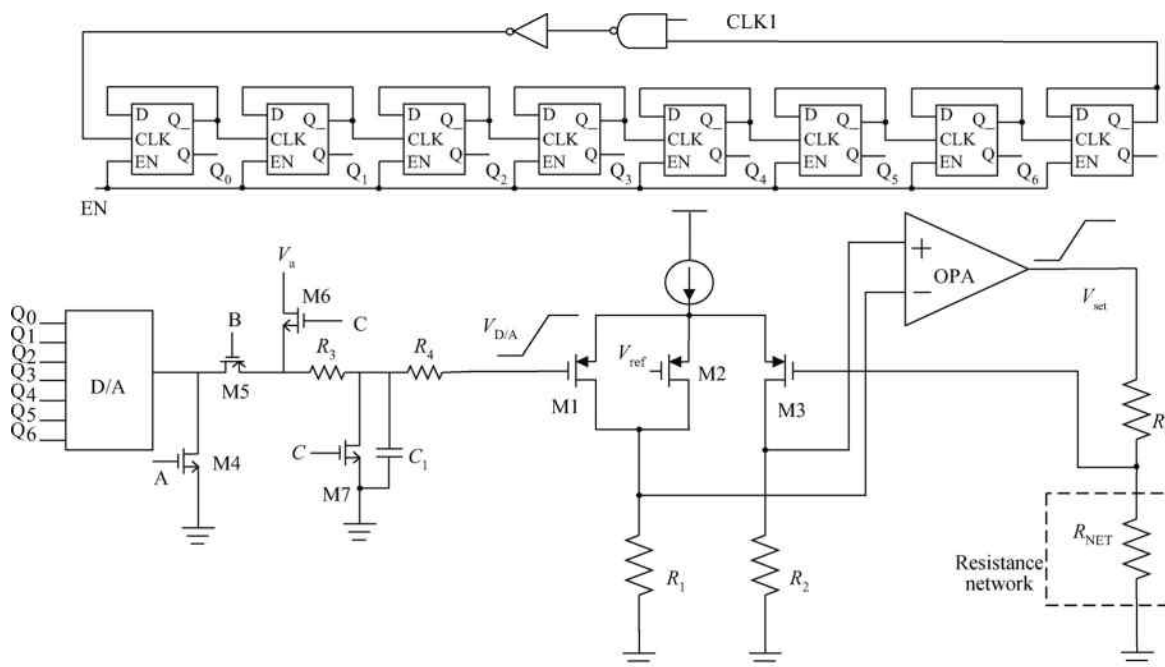


Рис. 2. Схема подавления перерегулирования

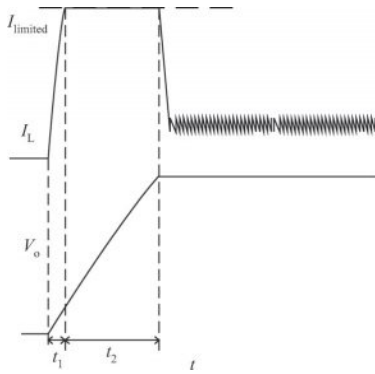


Рис. 3. Мягкий старт, рабочая стадия

Таким образом, наиболее короткий период времени может быть посчитан при использовании следующих двух правил:

1. Система работает на максимальной скважности до ограниченного тока.

t_1 — это время, когда система работает, используя максимальную скважность до ограниченного тока, как показано на рис. 3. Поскольку приращение выходного напряжения очень мало, то оно принимается равным нулю. В таком случае время t_1 может быть описано следующим выражением:

$$t_1 \approx \frac{I_{\text{limited}}L}{V_{\text{in}}}$$

2. Система работает, используя ограниченный ток до тех пор, пока выходное напряжение не станет стабильным.

Как показано на рис. 3, t_2 — время, когда система работает, используя ограниченный ток до тех пор, пока выходное напряжение не достигнет установившегося значения. Ток катушки индуктивности остается постоянным. Таким образом, процесс зарядки может быть выражен следующим образом:

$$I_{\text{Load}} = \frac{V_o}{R_L},$$

$$I_C = I_L - I_{\text{Load}},$$

$$I_C = C \frac{dV_o}{dt}.$$

Время t_2 может быть посчитано, исходя из дифференциальных уравнений:

$$t_2 = -R_{\text{Load}}C \left[\ln \left(-\frac{V_o}{R_{\text{Load}}C} + \frac{I_{\text{limited}}}{C} \right) + \ln \frac{I_{\text{limited}}}{C} \right].$$

Следовательно, наименьшее время является суммой двух частей:

$$t_{\text{rise}} = (I_{\text{limited}}L) / V_{\text{in}} - R_{\text{Load}}C \times \left[\ln \left(-\frac{V_o}{R_{\text{Load}}C} + \frac{I_{\text{limited}}}{C} \right) + \ln \frac{I_{\text{limited}}}{C} \right].$$

Очевидно, что в случае большей нагрузки требуется большее время, чем при малой нагрузке. В представленной схеме время роста V_{set} сделано специально большим, чем t_{rise} , чтобы добиться сбалансированного подавления превышающего значения V_o и достижения мягкого старта.

Как указывалось выше, семибитный ЦАП будет задавать медленный рост напряжения на затворе транзистора М1 (рис. 2). Тем не менее, напряжение на затворе транзистора М2, которое больше, чем напряжение на затворе М1, зафиксировано на значении V_{set} , так что в начальной фазе мягкого старта транзистор М2 выключен. А ток затвора М1, М2 и М3 будет всегда соответствовать:

$$I_{M1} + I_{M2} = I_{M3}.$$

Из-за виртуального КЗ между входами операционного усилителя напряжение на затворе транзистора М3 будет расти с ростом на транзисторе М1. Более того, в данной фазе I_{M1} будет уменьшаться во время роста I_{M2} для сохранения баланса тока. Когда напряжение на затворе транзистора М1 достигнет определенного значения, транзистор М1 отключится. В этот момент $I_{M2} = I_{M3}$. Мягкий старт и формирование выходного напряжения завершится успешно. Поэтому V_o будет увеличиваться до задающего напряжения V_{set} . В свою очередь V_{set} задается цепью сопротивлений.

Цепь подавления всплесков тока

С целью предотвращения полного закрытия силового MOSFET, а также с целью подавления шумов, влияющих на стабильность преобразователя между открытием и закрытием MOSFET, в нашем DC/DC-преобразователе использу-

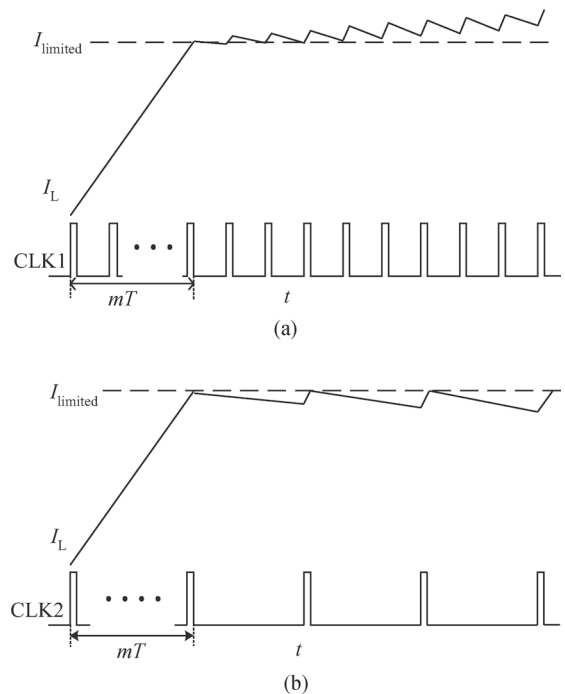


Рис. 4. а) График I_L во время старта и CLK с малым периодом; б) график CLK с периодом, в три раза большим

ется тактирующий генератор (CLK), обеспечивающий минимальную скважность. Во время мягкого старта из-за того, что выходное напряжение слишком мало, преобразователь будет работать на импульсах максимальной скважности. В течение m циклов ток индуктивности растет до порогового значения, как показано на рис. 4.

Когда сигнал CLK имеет высокий уровень, выход модулятора и сигнал ограничения тока заблокированы, как показано на рис. 5.

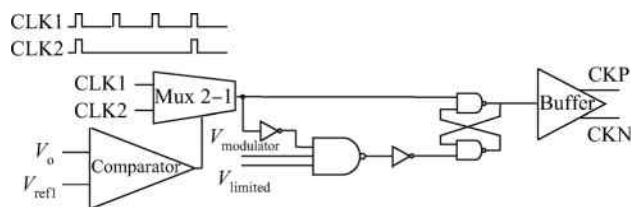


Рис. 5. Цепь подавления выбросов тока

С другой стороны, при низком уровне работают модулятор и цепь ограничения тока. Затем ток катушки будет уменьшаться — из-за того, что работает цепь ограничения тока. А когда сигнал тактового генератора имеет высокий уровень, ток катушки будет все еще увеличиваться, как показано на рис. 4. Наклон кривой роста тока катушки: $K_{up_slope} = (V_{in} - V_o)/L$, наклон спада тока: $K_{down_slope} = V_o/L$. Очевидно, что наклонная линия заряда значительно круче, чем наклонная линия разряда в начальной стадии роста V_o . Как показано на рис. 4а, ток индуктивности превысит лимит тока после нескольких циклов; затем генерируется всплеск тока. Основная причина генерирования всплеска тока заключается в том, что ток зарядки гораздо выше тока разрядки. Учитывая проблемы, указанные выше, в предложенной схеме мягкого старта применяется тактирование импульсами с частотой, уменьшенной втрое.

Как показано на рис. 5, в начальной фазе, т. е. когда V_o меньше V_{ref1} , применяются тактовые импульсы малой скважности, формируемые тактовым генератором CLK2, и тогда ток разряда будет больше, чем во время работы генератора CLK1. Затем, когда V_o становится больше V_{ref1} , система переключается на генератор CLK1. Как показано на рис. 4б, три такта (clock cycles) CLK1 содержатся в такте CLK2. В начальной фазе время, которое система тратит на рост тока до ограниченного значения, одно и то же. Когда время разряда индуктивности дольше, а время заряда меньше, преобразователь работает на тактовом генераторе CLK2. Очевидно, что ток индуктивности будет нарастать медленнее и убывать быстрее, когда преобразователь работает на CLK2. Ток заряда меньше, чем тока разряда, следовательно, всплеск тока при запуске преобразователя может быть легко подавлен. В случае, когда напряжение V_o больше V_{ref1} , система автоматически переключается на тактовый генератор CLK1. Задача этой цепи — установить напряжение V_{ref1} . Данное напряжение устанавливается согласно следующим правилам:

- Когда схема переключается на CLK1, ток зарядки должен быть равен или меньше тока разряда. В противном случае схема будет генерировать повышенные импульсы тока после переключения на CLK1, и цепь подавления всплеска тока потеряет свою функцию.
- Ток индуктивности должен быть меньше ограниченного тока, когда схема переключается на CLK1. Это будет гарантировать, что цепь не генерирует выброс тока.

Оба эти пункта могут быть описаны следующими формулами:

$$\frac{V_{in} - V_{ref1}}{L} D_{min1} T_1 \leq \frac{V_{ref1}}{L} (1 - D_{min1}) T_1,$$

$$I_1 = \int_0^{mT} \frac{V_{in} - V_o(t)}{L} t (k = 1),$$

$$I_k = I_{k-1} + \int_{mT+(k-2)T_2}^{mT+(k-2+D_{min2})T_2} \frac{V_{in} - V_o(t)}{L} t - \int_{mT+(k-1)T_2}^{mT+(k-2+D_{min2})T_2} \frac{V_o(t)}{L} t \leq I_{limited} (k = 2-n).$$

Здесь D_{min1} — это минимальная скважность, когда конвертер работает от CLK1, а D_{min2} — минимальная скважность при работе генератора CLK2; T_1 — период CLK1, T_2 — период CLK2. Периоды T_1 и T_2 имеют следующее соотношение: $3T = 3T_1 = T_2$. Постоянные значения используются для замены изменяющегося напряжения V_o . Когда $I \leq I_1$, $V_o(t) \approx 0$. Когда $I_2 \leq I \leq I_{n/3}$, $V_o(t) \approx 1/3V_{ref1}$. При $I_{n/3} \leq I \leq I_{2n/3}$, $V_o \approx 2/3V_{ref1}$. Если $I_{2n/3} \leq I \leq I_n$, $V_o(t) \approx V_{ref1}$.

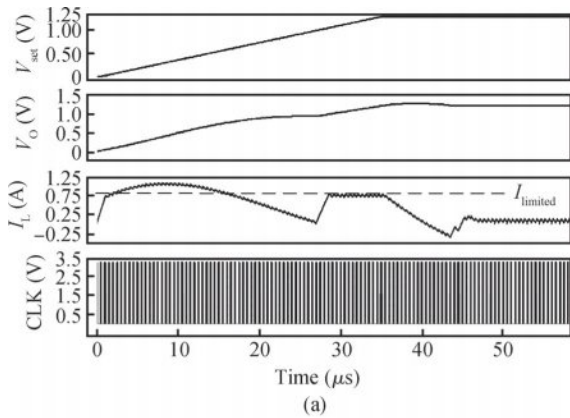
В случае, когда V_o больше, чем V_{ref1} , система автоматически переключается на CLK1. В это время ток заряда эквивалентен току разряда, пока выходное напряжение растет до заданного значения. При наступлении стабильности ток будет уменьшаться, и фаза запуска будет завершена.

Моделирование и результаты измерений

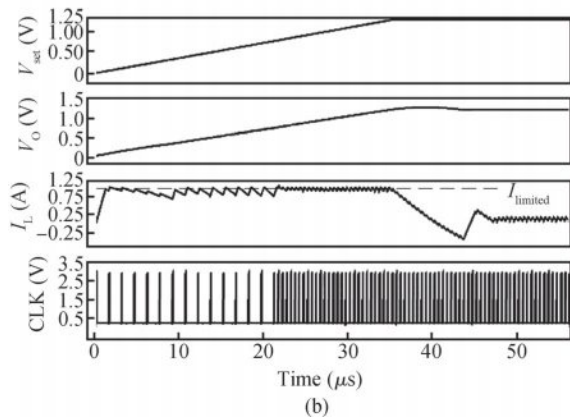
Предложенная схема выполнена на 13-мкм CMOS-технологии китайской фирмы по производству электроники SMIC. Сравнительные результаты моделирования показаны на рис. 6. Графики, приведенные на рис. 6а, — это результат моделирования при работе на импульсах малой скважности. Очевидно, что при этом всплески тока все еще имеются. Ток индуктивности будет превышать свое номинальное значение даже спустя несколько циклов. Но на рис. 6б мы видим изменение скважности импульсов и убеждаемся в том, что выбросы тока эффективно контролируются. Результаты моделирования соответствуют теоретическому анализу.

DC/DC-преобразователь со схемой мягкого старта был выполнен на 0,13-мкм технологии CMOS SMIC. Микрография преобразователя представлена на рис. 7. Площадь предложенной в данной статье схемы составляет лишь 0,006 мм². Входное напряжение преобразователя равно 3,3 В, а выходное — 1,5 В.

В статью описана встроенная цепь мягкого старта, состоящая из цепи подавления перерегулирования и цепи подавления выбросов тока. Цепь подавления перерегулирования генерирует плавно возрастающее напряжение, которое может эффективно подавлять превышения выходного напряжения. Цепь подавления выбросов при включении, использующая изменение скважности импульсов, эффективно справляется с выбросами тока.

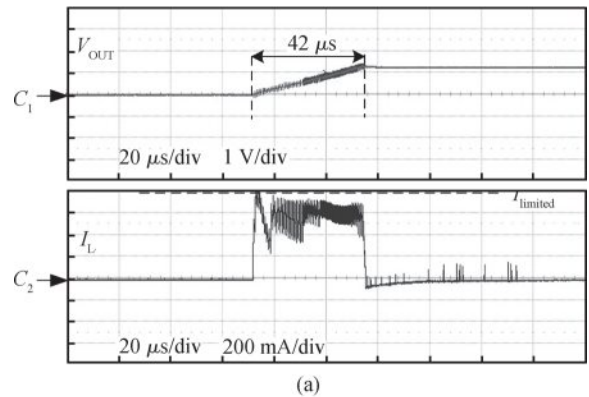


(a)

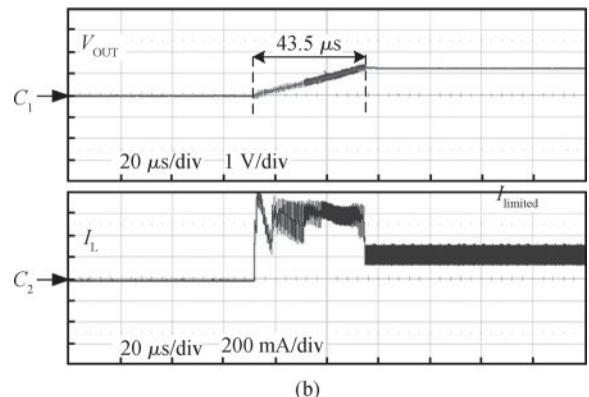


(b)

Рис. 6. Результаты моделирования V_{set} , V_{out} , I_L и CLK во время запуска преобразователя: а) при постоянной скважности импульсов; б) с изменяющейся скважностью



(a)



(b)

Рис. 8. Напряжение, измеренное на выходе конвертера V_{out} и ток индуктивности I_L во время мягкого старта: а) без использования нагрузки; б) с использованием нагрузки 200 мА.

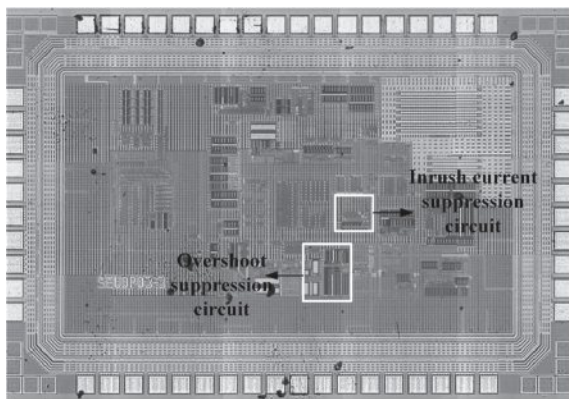


Рис. 7. Микрография микросхемы понижающего преобразователя с предлагаемой цепью мягкого старта

Рис. 8 иллюстрирует напряжение, измеренное на выходе конвертера, и ток индуктивности во время мягкого старта без использования нагрузки (8а), а также с использованием нагрузки (8б). Экспериментальные данные соответствуют результатам анализа, которые не вызывали всплеска напряжения и тока. Время мягкого старта составляет всего лишь 43,5 мкс.

Заключение

В статье описана встроенная цепь мягкого старта, состоящая из цепи подавления перерегулирования и цепи подавления выбросов тока. Цепь подавления перерегулирования генерирует плавно возрастающее напряжение, которое может эффективно подавлять превышения выходного напряжения. Цепь подавления выбросов при включении, использующая изменение скважности импульсов, эффективно справляется с выбросами тока. Результаты моделирования показывают, что предложенная схема высокоскоростного мягкого старта, встраиваемая в DC/DC-преобразователь, полностью соответствует теоретическим результатам. Тестовый чип был изготовлен с использованием 0,13-мкм CMOS-технологии, что позволяет сравнить практические результаты с теоретическим анализом. Результаты теста показывают, что данная технология позволяет достигнуть очень короткого времени старта, порядка 43,5 мкс. Более того, благодаря тому, что данная схема мягкого пуска выполнена с помощью CMOS-процесса, ее легко перенести на другие преобразователи.

